



(19)

(11) Publication number:

05175299 A

Generated Document.

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 03342700

(51) Intl. Cl.: H01L 21/66 G01R 31/26

(22) Application date: 25.12.91

(30) Priority:

(43) Date of application  
publication: 13.07.93(84) Designated  
contracting states:

(71) Applicant: HITACHI LTD

(72) Inventor: TANAKA CHIKASHI  
OKADA JOJI

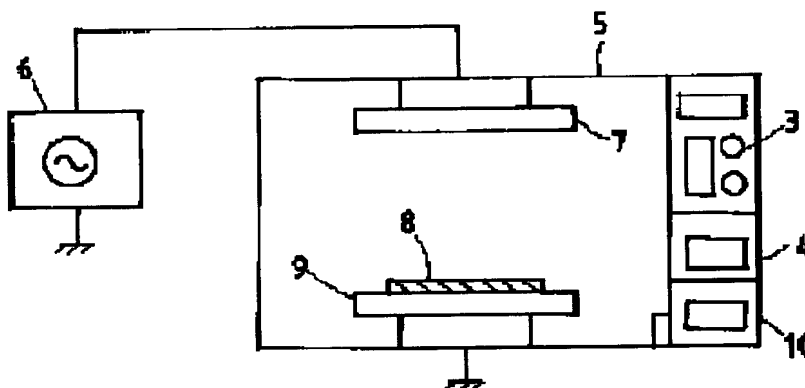
(74) Representative:

## (54) SCREENING DEVICE

## (57) Abstract:

**PURPOSE:** To perform impression of bias voltage upon all gates which becomes difficult due to the high integration of LSIs by generating plasma while a wafer with formed gate electrodes is inserted between both electrodes of a plasma generating device and, at the same time, performing high-temperature baking.

**CONSTITUTION:** Screening is performed in such a way that a plus and minus electrodes 7 and 9 are provided in a plasma generating device 5 and, while a wafer 8 with formed gate electrodes is inserted between both electrodes 7 and 9 and the inside of the device 5 is maintained in a vacuum or prescribed rare gas atmosphere, the wafer 8 is baked at a high temperature by generating plasma. In addition, the title screening device is constituted of the device 5, a temperature adjuster 3, vacuum device 10, and high-frequency electrode 6 and the plus and minus electrodes 7 having diameters larger than that of the wafer 8 are provided in the device 5. Therefore, the man-hour required in a succeeding process can be reduced, because faults can be eliminated in early stages.



COPYRIGHT: (C)1993,JPO&amp;Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-175299

(43)公開日 平成5年(1993)7月13日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 21/66

G 0 1 R 31/26

識別記号

庁内整理番号

H 8406-4M

H 9214-2G

F I

技術表示箇所

審査請求 未請求 請求項の数4(全 5 頁)

(21)出願番号 特願平3-342700

(22)出願日 平成3年(1991)12月25日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 田中 史

東京都小平市上水本町5丁目20番1号 株

式会社日立製作所武蔵工場内

(72)発明者 岡田 譲二

東京都小平市上水本町5丁目20番1号 株

式会社日立製作所武蔵工場内

(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 スクリーニング装置

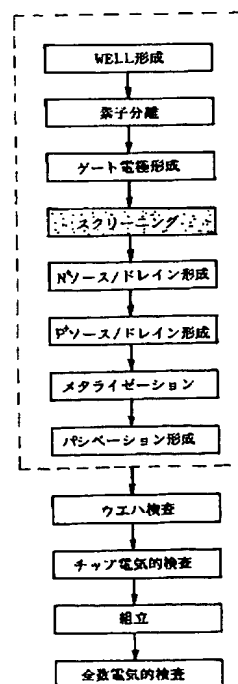
(57)【要約】 (修正有)

【目的】ASICの需要増加に伴い、多品種のLSIを短期間で開発するため、バーンインボードの準備等の作業量を排除し、LSIの高集積化によって困難になってきた全ゲートにバイアスをかけることを可能にした新規なスクリーニング方法により、LSIの開発・製造を行なう。

【構成】前工程において、ゲート電極配線後のウェハに真空中、または所定の希薄雰囲気中かつプラズマ雰囲気中で高温・高バイアスをかけてウェハ上にある全てのゲート酸化膜をチャージアップさせることにより、潜在する不良を除去する。また、プラス電極とマイナス電極を交互に組み合わせたスクリーニング装置を使用して、同時に複数のウェハに対してスクリーニングを行なう。

【効果】前工程でスクリーニングを行なうので、不良を早期に除去することができ、前工程にフィードバックさせることによる工数が低減できる。

【図 1】



**【特許請求の範囲】**

【請求項 1】 プラズマ発生装置内にプラス電極とマイナス電極を備え、上記両電極間にゲート電極形成後のウェハを挿入した状態で、上記プラズマ発生装置内を真空中または所定の希薄雰囲気中にすると共に、プラズマを発生させ、同時に高温ベークを行なうことを特徴とするスクリーニング方法。

【請求項 2】 上記プラス電極と上記マイナス電極を交互に組み合わせ、その間にウェハを挿入することによって、同時に複数のウェハに対してスクリーニングを行なうことを特徴とする特許請求の範囲第 1 項記載のスクリーニング方法。

【請求項 3】 プラズマ発生装置と、温度調節器と、真空装置と、高周波電源を備え、上記プラズマ発生装置内には、ウェハより大きなプラス電極と、マイナス電極を有することを特徴とするスクリーニング装置。

【請求項 4】 上記プラス電極と上記マイナス電極を交互に組み合わせ、その間にウェハを挿入することによって、同時に複数のウェハに対してスクリーニングを行なうことを特徴とする特許請求の範囲第 3 項記載のスクリーニング装置。

**【発明の詳細な説明】****【0001】**

【産業上の利用分野】 本発明は、半導体の生産技術さらには信頼性技術の向上に関するものであり、特に従来のスクリーニングにおいて、ゲート電極形成後の初期不良を後工程で組立てられた状態において発見し、その不良対策のために不良の発生した工程へフィードバックさせることによる工数を低減するためのスクリーニング方法及びスクリーニング装置に関するものである。

**【0002】**

【従来の技術】 図 1 は本発明のスクリーニング工程を含む製造工程、図 2 は従来のスクリーニング工程を含む製造工程である。図 2 において、従来は、前工程、ウェハ検査、チップ電氣的検査、組立て工程を経た後スクリーニングが行なわれている。この方法は IC の内部の一部ゲート、配線、半導体接合部等に、電界または電流ストレスを印加させることにより、非破壊的に潜在している不良を除去するために一般に用いられている。しかし、IC 内部の一部ゲートは入力パルスにより決められる一定の割合でしかストレスが加えられないし、組み立てた製品であるため、図 2 に示すように前工程からスクリーニングまでの間に、特にゲート電極形成以降の工程において、ゲート電極、配線、半導体接合部等が破壊されていてもウェハ検査、チップ電氣的検査、組立て工程を経なければならず、不良の原因を解明するために前工程へフィードバックさせるため、工数増加の原因となり、時間がかかる。また、従来の方法において、組立て後の製品であるため、図 3 (a) に示すようなスクリーニング装置への着脱等において、複数の処理が必要であるた

め、時間も非常にかかるということと、経済的にも不利であるというような問題点がある。

**【0003】**

【発明が解決しようとする課題】 本発明は A S I C の需要増加に伴い、多品種の L S I を短期間で開発するため、バーンインボードの準備、入力パターンの設定、個々の IC のセッティングなどの非効率的な作業量を排除し、L S I の高集積化によって困難になってきた全ゲートにバイアスをかけることを可能にした新規なスクリーニング方法により、L S I の開発・製造を行なうことを目的とするものである。

**【0004】**

【課題を解決するための手段】 図 1 の本発明に示されるような工程においてゲート電極を形成した後、ウェハを真空中または所定の希薄雰囲気中で高温ベークを行ないながら、高周波を印加して、プラズマ雰囲気中で高バイアスをかけながらスクリーニングを行なう。また、上記のスクリーニング装置において、プラズマ発生装置をプラス電極とマイナス電極を交互に組み合わせることによって構成する。

**【0005】**

【作用】 上記のように真空中、または所定の希薄雰囲気中でかつプラズマ雰囲気中で高周波を印加し、高温ベークをかけることにより、ウェハ上にある全てのゲート酸化膜をチャージアップさせてウェハに高バイアス、高温によるストレスを与えることができ、酸化膜中の汚染、欠陥などのスクリーニングを前工程で行なうことによって初期の段階で上記不良原因を、除去することを可能にするという目的が達成される。

【0006】 また、上記のスクリーニング装置において、プラズマ発生装置をプラス電極とマイナス電極を交互に組み合わせる構成することによって、大量のウェハを同時にスクリーニングすることができ、上記目的を達成することもできる。

**【0007】**

【実施例】 (実施例 1) 図 1 に本発明の製造工程のフローチャートを示す。従来例図 2 と本発明図 1 を比較すると、従来例図 2 ではスクリーニングを後工程の組立て後の製品を対象に行なうのに対して、本発明図 1 ではスクリーニングを前工程のデバイス形成プロセス中でウェハを対象として行なっている。このようにスクリーニングを前工程で行なうことにより、不良発生直後、早期に不良の発見、原因究明ができるようになり、不良除去をインラインで行なえるので、不良発見後のフィードバックを行なう工数が低減され、生産率が向上する。図 3 に図 2 の従来例の後工程でのスクリーニングにおける、従来のスクリーニング装置を示す。図 3 の (a) に現在使用されているスクリーニング装置の概略を、(b) に

(a) の A の拡大図を示す。(a) において、組み立てた製品を高温槽 2 に入れ、温度調節器 3 により温度を 1

25℃～150℃に設定して高温ベークを行ない、ICの電源ピンに高電圧Vccを電源1により印加し、入力ピンには適当な入力パルスを印加することによりICの内部の各ゲート、配線、半導体接合部等に、電界または電流ストレスを加え、非破壊的にゲート破壊等の初期不良を除去するものである。また、タイマー4を設定して上記のようにスクリーニングを行なうこともできる。フィードバックにかかる工数を低減させるために、スクリーニングを前工程で行ない、半導体の生産技術と信頼性を向上させるための新規なスクリーニング方法を以下に示す。図4に本発明であるスクリーニング装置を示す。まずプラズマ発生装置5で真空装置10を使用してスクリーニング装置内を真空または希薄雰囲気中、例えば $10^{-2}$ ～ $10^{-3}$ Paにする。さらに、高温ベークを行なうため、温度調節器3を使用して、装置内の温度を125℃～150℃に設定し、ウェハ8をプラス電極板7、マイナス電極板9の間に挿入し、電極板7に高周波電源6により、高周波を印加してプラズマを発生させ、ウェハ8上の全てのゲート酸化膜、配線、半導体接合部等に高バイアスをかけることによって上記各部をチャージアップさせて、ストレスを与えることにより、上記各部内の汚染、欠陥を発見することができる。このような新規なスクリーニング方法によって、図1の本発明に示すようなゲート電極形成以降の前工程における不良を除去することが可能となる。そのため、各電極板7、9はウェハサイズよりも大きいものでなければならない。また、タイマー4を設定して上記のようにスクリーニングを行なうこともでき、GNDの位置を変えることによって、プラス電極7とマイナス電極9を逆にすることもできる。また、上記にプラズマ発生装置の一例として、平行平板型のプラズマ発生装置を用いたが、これに限定されるものではなく、特にプラズマ発生装置の電極は種々の形状で採用することができるものである。

【0008】（実施例2）図5に図4のスクリーニング装置におけるプラス電極板7とマイナス電極板9とウェハ8を1つの単位として幾つか組み合わせた装置の断面構造の概略の一例を示す。この装置では、プラス電極板

7とマイナス電極板9を交互に組み合わせるその間にウェハ8を挿入し、上述の方法と同様にスクリーニングすることによって、ウェハであるため、図3に示す従来例よりも大量に処理できるので、ゲート電極形成以降の前工程における不良を、さらに効率よく除去することが可能となる。また、タイマー4を設定して上記のようにスクリーニングを行なうこともでき、GNDの位置を変えることによって、プラス電極7とマイナス電極9を逆にすることもできる。

#### 【0009】

【発明の効果】（1）前工程でスクリーニングを行なうので、不良を早期に除去することができ、前工程にフィードバックさせることによる工数が低減できる。

【0010】（2）LSIの高集積化に関係なく、全ゲートにバイアスをかけることができる。

【0011】（3）組立て後のエージング作業が不要となるため、後工程の工数を低減できる。

【0012】（4）安定性、均一性のあるプラズマバイアスによりゲート破壊を除去できるので、高品質を得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の前工程におけるスクリーニングに関するフローチャート。

【図2】従来のスクリーニングに関するフローチャート。

【図3】現在使用されているスクリーニング装置の構成図。

【図4】ゲート電極形成以降のウェハに使用するプラズマを利用した本発明のスクリーニング装置の構成図。

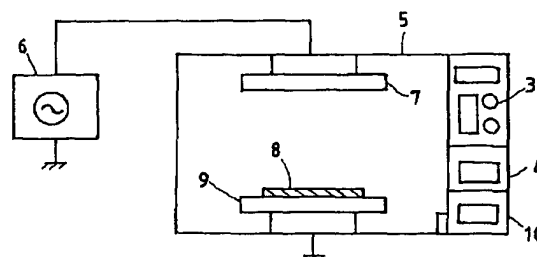
【図5】大量のウェハのスクリーニングに対処できる本発明のスクリーニング装置の断面の概略を示した図。

#### 【符号の説明】

1……電源、2……高温槽、3……温度調節器、4……タイマー、5……プラズマ発生装置、6……高周波電源、7……プラス電極、8……ウェハ、9……マイナス電極、10……真空装置、A……現在使用されているスクリーニング装置の一部

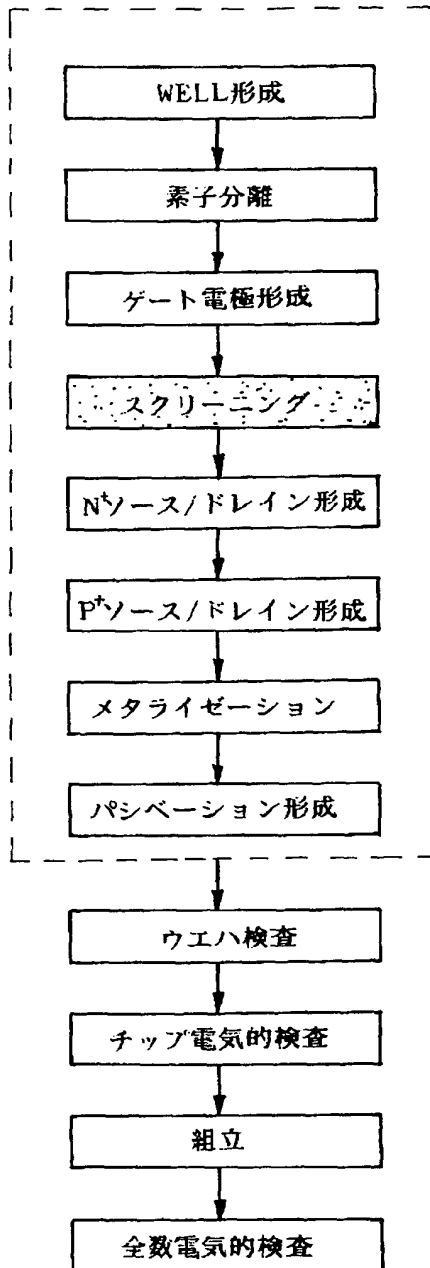
【図4】

【図4】



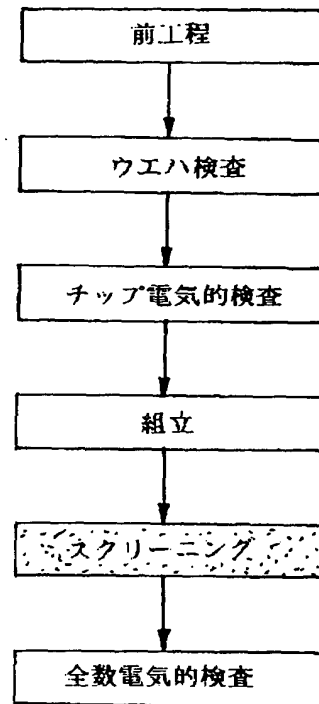
【図1】

【図 1】



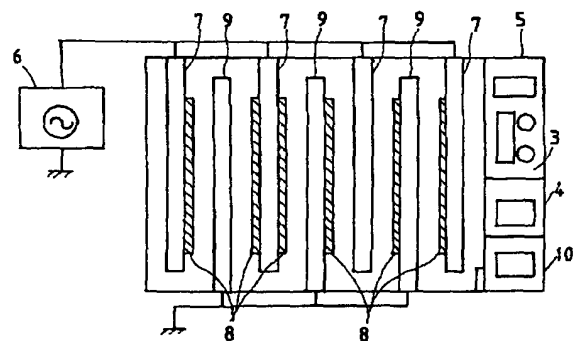
【図2】

【図 2】



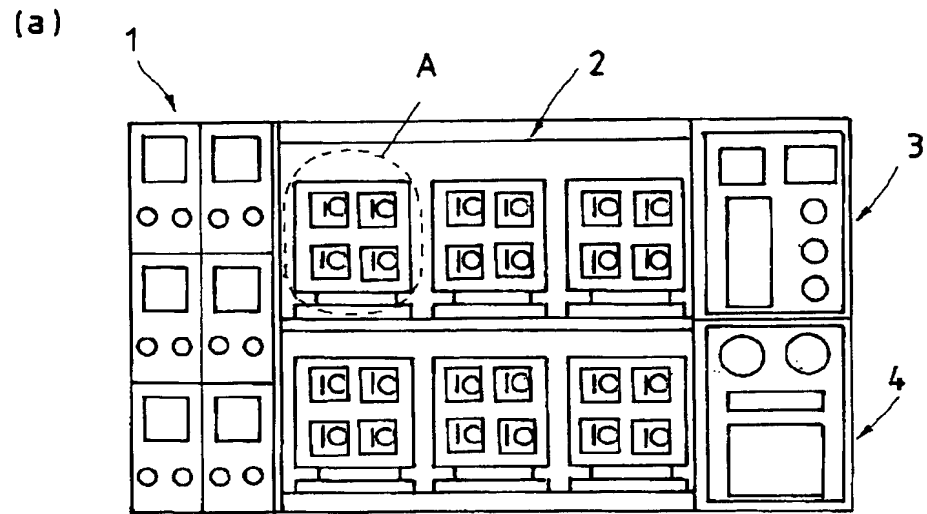
【図5】

【図 5】



【図3】

【図 3】



(b)

